



Національний університет
водного господарства
та природокористування

Міністерство освіти і науки України

Національний університет водного господарства та
природокористування

Навчально-науковий інститут автоматики, кібернетики
та обчислювальної техніки

Кафедра комп'ютерних технологій та економічної кібернетики

04-05-67

"ЗАТВЕРДЖУЮ"

Проректор з науково-педагогічної,
методичної та виховної роботи

Лагоднюк О.А.

“___” _____ 2020 р.



Національний університет
водного господарства
та природокористування

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Program of the Discipline

Комп'ютерна схемотехніка та архітектура комп'ютера

Computer circuits and computer architecture

спеціальність
specialty

126 Інформаційні системи та технології
126 Information systems and technologies

Рівне – 2020



Національний університет

водного господарства

та природокористування

Робоча програма навчальної дисципліни для здобувачів вищої освіти першого (бакалаврського) рівня, які навчаються за освітньо-професійною програмою "Інформаційні системи та технології" спеціальності 126 "Інформаційні системи та технології". Рівне: НУВГП, 2020. 32 с.

Розробник: Соломко Михайло Тимофійович, доцент кафедри комп'ютерних технологій та економічної кібернетики

Робочу програму схвалено на засіданні кафедри комп'ютерних технологій та економічної кібернетики.

Протокол від " 28" січня 2020 року № 10.

Завідувач кафедри _____ П.М. Грицюк

Керівник групи забезпечення

Спеціальності " Інформаційні системи та технології "

_____ О.М. Гладка

Схвалено науково-методичною радою з якості ННІ АКOT

Протокол від " ____ " _____ 2020 року № ____.

Голова науково-методичної ради з якості ННІ АКOT

_____ П.О. Тадеєв

© Соломко М.Т., 2020 рік

© НУВГП, 2020 рік



ВСТУП

Програма обов'язкової навчальної дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютера" складена відповідно до освітньо-професійної програми підготовки бакалаврів зі спеціальності 126 "Інформаційні системи та технології". Предметом вивчення навчальної дисципліни є формування у студентів теоретичних знань і розуміння, принципів побудови та функціонування основних апаратних засобів обчислювальних машин та інформаційних систем, а також практичних навичок розробки, використання та технічного обслуговування типових вузлів та пристроїв обробки двійкової інформації в комп'ютерних системах керування технічним обладнанням. Знання основ побудови комп'ютерної схемотехніки та архітектури комп'ютерів стає все далі актуальнішим, оскільки тенденції розвитку комп'ютерної техніки свідчать про те, що з одного боку складність та функціональні можливості комп'ютерної техніки постійно зростають, а з іншого боку, спостерігається стала тенденція до персоніфікації зазначеної техніки. Таким чином задача підтримки персонального комп'ютера у працездатному стані, налагоджування його роботи та конфігурації, своєчасна модернізація, ремонт та обслуговування все далі стає проблемою не професіоналів-фахівців, а конкретного користувача персонального комп'ютера. Опанування основних положень системного програмного забезпечення передбачає наявність попередніх знань таких дисциплін, як "Комп'ютерна логіка", "Дискретна математика", "Теорія електричних та магнітних кіл", "Електроніка та електротехніка", "Комп'ютерна електроніка". На матеріалі даної дисципліни ґрунтується вивчення наступних професійно спрямованих дисциплін: "Технологія проектування комп'ютерних систем", "Комп'ютерні системи", "Гібридні комп'ютерні системи".

Анотація

Навчальна дисципліна "Комп'ютерна схемотехніка та архітектура комп'ютера" вивчається протягом 5 семестру студентами і є складовою частиною циклу дисциплін, що забезпечує підготовку фахівців з експлуатації обчислювальних компонентів з урахуванням



сучасних архітектурних і технологічних підходів до їх створення, обслуговування, та налаштування. Програма передбачає комплексне вивчення функціонування та управління обчислювальними компонентами комп'ютерними системи, такими як процесор, оперативна пам'ять, канали вводу-виводу даних. Сучасну комп'ютерну схемотехніку складають елементи та вузли, які за способами подання та оброблення сигналів діаметрально відрізняються один від одного. Так до елементів аналогової електроніки відносяться ті електронні засоби, які призначені для перетворення і оброблення інформації що змінюється за законом безперервної функції, а до елементів цифрової електроніки відносяться ті засоби для перетворення і оброблення інформації яка змінюється за законом дискретної функції. Сучасні інформаційні технології у повній мірі використовують як аналогові так і цифрові схемотехнічні рішення для оброблення сигналів. Необхідність вивчення архітектури і функціонування електронно-обчислювальних машин (ЕОМ) визначається появою нових архітектур ЕОМ, які необхідні для складання програм з розповсюджених мов програмування, а також для розроблення та реалізації спеціалізованих мов. Програма також передбачає формування умінь і навиків роботи з найважливішими функціями обчислювальних архітектур і компонентів, що їх реалізують в усіх її аспектах з формуванням визначених в освітній програмі фахових компетентностей бакалавра з Інформаційних систем і технологій.

Ключові слова: комп'ютерна схемотехніка; архітектура комп'ютера; комбінаційні пристрої; послідовні пристрої; принципи фон Неймана.

Abstract

The course "Computer Circuitry and Computer Architecture" is studied for 5 semesters by students and is an integral part of the cycle of disciplines, which provides training of specialists in the operation of computing components, taking into account modern architectural and technological approaches to their creation, maintenance. and settings. The program provides a comprehensive study of the operation and management of computing components of computer systems, such as



processor, RAM, I / O channels datas. Modern computer circuitry consists of elements and units that differ in diameter in the ways of signal presentation and processing. Thus, the elements of analog electronics include those electronic means that are designed to convert and process information that is changing by law a continuous function, and the elements of digital electronics are those means to convert and process information that is changing by law a discrete function. Modern information technologies make full use of both analog and digital circuitry for signal processing. The necessity of studying the architecture and functioning of electronic computers (computers) is determined by the emergence of new architectural tours of computers, which are necessary for compiling programs in common programming languages, as well as for the development and implementation of specialized languages. The program also envisages the development of skills and abilities to work with the most important functions of computing architectures and components that implement them in all its aspects, with the formation of professional competencies of the Bachelor of Information Systems and Technologies in the educational program

Key words: computer circuits; computer architecture; combination devices; serial devices; von Neumann principles.



Опис навчальної дисципліни

Найменування показників	Галузь знань, спеціальність, спеціалізація, рівень вищої освіти	Характеристика навчальної дисципліни	
		денна форма	заочна форма
Кількість кредитів – 5	Галузь знань 12 Інформаційні технології	Нормативна	
Модулів – 2	Спеціальність	Рік підготовки	
Змістових модулів – 2	126 " Інформаційні системи та технології "	3-й	3-й
Загальна кількість годин – 150		Семестр	
		5-й	5-й
Тижневих годин для денної форми навчання: аудиторних – 4 самостійної роботи –7	Рівень вищої світи: 1 бакалаврський	Лекції	
		26 год.	4 год.
		Лабораторні	
		26 год.	12 год.
		Самостійна робота	
		98 год.	134 год.
		Індивідуальні завдання:	
Форма контролю:			
екзамен			

Примітка. Співвідношення кількості годин аудиторних занять до самостійної та індивідуальної роботи становить:

для денної форми навчання –33 / 67 %

для заочної форми навчання – 10 / 90 %.



2. Мета та завдання навчальної дисципліни

Метою викладання навчальної дисципліни “Комп’ютерна схемотехніка та архітектура комп’ютера” є: засвоєння необхідних знань з основ теорії побудови та функціонування основних пристроїв, вузлів, базових елементів та архітектури сучасної комп’ютерної техніки, що виконані на базі інтегральної технології, формування практичних навичок щодо розрахунків параметрів аналогових та цифрових схем, аналізу умов функціонування та синтезу схем з заданими характеристиками, а також підготовка спеціалістів, які вміють раціонально вибирати та використовувати сучасні типи комп’ютерів; аналізувати, розраховувати, синтезувати цифрові електронні пристрої, що використовуються у комп’ютерних та мікропроцесорних системах.

Завдання. Основними завданнями вивчення навчальної дисципліни є:

- оцінювання технічного стану обчислювальної техніки, характеристик елементів та вузлів, виявлення та усунення несправностей, налагоджування аналогових та цифрових схем комп’ютерної техніки;
- створення за допомогою засобів алгебри логіки математичної моделі складних вузлів цифрової схемотехніки;
- подання логічної функції різними способами та здійснення їх мінімізації;
- проведення аналізу умов функціонування цифрових схем комп’ютерної техніки, а також здійснення синтезу цифрових схем із заданими властивостями для різних систем базисних функцій;
- проведення розрахунків необхідних параметрів елементів комп’ютерної схемотехніки, використання в сумісній роботі базових логічних елементів різного типу логіки;



- виконання розрахунків та моделювання цифрових електронних схем EOM;

- аналіз та синтез цифрових електронних пристроїв;

- використання сучасних цифрових електронних елементів та пристроїв у ході проектування;

розроблення специфікації комп'ютерного обладнання, засобів зв'язку та обслуговування;

- тестування й налагоджування апаратно-програмних засобів і комплексів систем автоматизації та управління.

Засобами досягнення мети та рішення завдань дисципліни є:

1. Стандарти ISO, IEEE, IEC, підручники, навчально-методичні посібники, технічна документація, що видані центральними видавництвами, а також розроблені на кафедрі ІКС та видані у НУВГП.

2. Навчально-матеріальна база, до складу якої входять: спеціалізовані лабораторії, персональні комп'ютери, автоматизовані навчаючі системи, комплект дидактичних матеріалів, що складається зі слайдів.

Об'єктом вивчення є типові схемотехнічні рішення, елементна база та архітектура сучасних комп'ютеризованих засобів оброблення інформації.

Предметом вивчення є принципи функціонування, вибору і практичної реалізації електронних та мікроелектронних вузлів, схем та елементів комп'ютерної схемотехніки та архітектури комп'ютерів, а також методи їх розрахунку, аналізу, синтезу та організації взаємодії.

В результаті вивчення дисципліни студенти повинні

знати:



- ✦ фізичні принципи роботи електронних аналогових та цифрових елементів і вузлів які складають основу побудови сучасної комп'ютерної техніки;
- ✦ логічні основи цифрової техніки;
- ✦ методи аналізу та розрахунку параметрів елементів схемотехніки комп'ютеризованих засобів;
- ✦ методи аналізу умов функціонування цифрових та аналогових схем комп'ютерної техніки, а також порядок синтезу цифрових схем із заданими властивостями;
- ✦ порядок оцінювання характеристик елементів та вузлів, виявлення та усунення несправностей в елементах та схемах комп'ютерної техніки;
- ✦ основи комп'ютерної схемотехніки, архітектуру сучасних персональних комп'ютерів, мікропроцесорні системи;
- ✦ роль та місце комп'ютерної схемотехніки в задачах проектування комп'ютерних систем.
- ✦ основні типи цифрових електронних пристроїв, їх роботу, параметри та характеристики, застосування;
- ✦ методи управління зовнішніми пристроями методи застосування законів булевої алгебри для аналізу та синтезу цифрових електронних пристроїв.

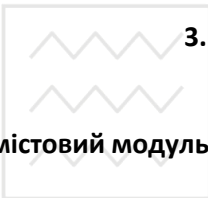
Уміти:

- ✦ синтезувати довільні комбінаційні та послідовні схеми;
- ✦ виконувати розробку й моделювання цифрових схем у програмному середовищі WordBresh, LogiSim;
- ✦ розробляти типові вузли та пристрої EOM;
- ✦ обґрунтовувати вибір мікропроцесорних ВІС, інтерфейсів, запам'ятовуючих пристроїв при розробці мікропроцесорних систем;
- ✦ здійснювати оцінку працездатності та параметрів роботи типових радіоелектронних вузлів;



- самостійно використовувати типові вузли обробки цифрової інформації при проектуванні нестандартних засобів інформаційних технологій;
- практично застосовувати існуючі комплекси ІС у цифрових системах обробки інформації з врахуванням їх швидкісних характеристик;
- користуватись доступною довідковою літературою та ресурсами інформаційних мереж для пошуку інформації про апаратні засоби інформаційних технологій.

Знання та вміння, отримані студентом під час вивчення даної навчальної дисципліни, використовуються в подальшому при вивченні багатьох дисциплін професійної підготовки фахівця з базовою та повною вищою освітою.



3. Програма навчальної дисципліни Модуль 1.

Змістовий модуль 1. Комп'ютерна схемотехніка.

Тема 1. Форми зображення інформації.

1.1. *Характеристики електричних сигналів*

Поняття про комп'ютерну схемотехніку. Історія розвитку комп'ютерної схемотехніки. Класифікація комп'ютерних елементів. Основи теорії сигналів. Характеристики та параметри імпульсного сигналу. Форми імпульсних сигналів. Способи електричного відображення двійкових цифр і чисел. Імпульсний та потенціальний коди.

1.2. *Логічні основи комп'ютерної схемотехніки*

Поняття про цифровий автомат та логічну функцію. Набори логічної функції (одиничні, нульові, невизначені). Цифрові пристрої комбінаційного типу (без пам'яті), та цифрові пристрої з пам'яттю. Логічні функції та способи їх завдання. Одноходові та двоходові таблиці відповідності. Область визначення логічної функції.



Тема 2. Логічні основи побудови елементів.

2.1. Логічні елементи

Елементарні логічні функції та відповідні їм логічні елементи. Принципи суперпозиції та функціональна повнота системи логічних функцій. Логічні функції Шефера (штрих Шефера) та Пірса (стрілка Пірса).

2.2. Математичні основи комп'ютерної схемотехніки

Аксиоми алгебри логіки. Правило де Моргана. Перетворення логічних функцій. Поняття про функціональну повноту логічних функцій. Подання логічних функцій за допомогою аналітичних виразів. Диз'юнктивна нормальна форма (ДНФ) та кон'юнктивна нормальна форма (КНФ) логічної функції. Поняття про досконалу ДНФ (ДДНФ) та досконалу КНФ (ДКНФ). Подання логічних функцій у ДДНФ та ДКНФ. Порядок перетворення логічних функцій з ДНФ до ДДНФ та з КНФ до ДКНФ.

2.3. Мінімізація логічних функцій за допомогою образних перетворень

Поняття про мінімізацію логічних функцій. Протоколи мінімізації булевих функцій образними перетвореннями. Мінімізація булевих функцій на 4 – 8 змінних.

2.4. Алгебра логіки при аналізі та синтезі логічних функцій

Зміст задачі аналізу умов функціонування цифрових пристроїв. Алгоритм аналізу комбінаційних цифрових пристроїв. Оцінювання складності та швидкодії комбінаційних цифрових пристроїв. Характеристика перехідних процесів у цифрових пристроях. Основні задачі та послідовність синтезу цифрових пристроїв без пам'яті. Синтез комбінаційних цифрових пристроїв за допомогою різних функціональних базисів, а саме: І, ЧІ, НІ; штрих Шефера (І-НІ); стрілки Пірса (ЧІ-НІ). Синтез комбінаційних цифрових пристроїв в умовах обмежень за кількістю входів та спроможності навантаження логічних елементів.



Тема 3. Схемотехніка комбінаційних вузлів.

3.1. Дешифратори та шифратори

Загальна характеристика типових комбінаційних пристроїв без пам'яті. Призначення, класифікація, умовне графічне позначення дешифраторів та шифраторів. Таблиця істинності дешифраторів та шифраторів. Принципи побудови та функціонування дешифраторів та шифраторів. Одноступеневі (прямокутні) і багатоступеневі (пірамідальні) дешифратори та шифратори. Синтез дешифраторів та шифраторів на основі інтегральних мікросхем малого ступеня інтеграції. Синтез логічних функцій на основі дешифраторів. Дешифратори та шифратори в інтегральному виконанні.

3.2. Мультиплектори та демюльтиплектори

Призначення, класифікація, умовне графічне позначення мультиплекторів та демюльтиплекторів. Таблиця істинності мультиплектора та демюльтиплектора. Принципи побудови та функціонування мультиплекторів та демюльтиплекторів. Область використання мультиплекторів та демюльтиплекторів. Мультиплектори як універсальний елемент. Мультиплектори та демюльтиплектори в інтегральному виконанні.

3.3. Комбінаційні суматори та кодоперетворювачі

Умови функціонування однорозрядного суматора та напівсуматора. Таблиця істинності однорозрядного суматора та напівсуматора. Методика побудови багаторозрядних суматорів. Кодоперетворювачі, їх призначення, класифікація та умовне графічне позначення. Принцип побудови та функціонування кодоперетворювачів. Кодоперетворювачі в інтегральному виконанні.

3.4. Програмовані логічні матриці (ПЛМ)

Загальна характеристика програмованих типів цифрових пристроїв. Призначення, класифікація, умовне графічне позначення ПЛМ. Розширення можливостей ПЛМ за числом входів, виходів та термів. Синтез комбінаційних пристроїв на ПЛМ.



Тема 4. Схемотехніка цифрових елементів.

4.1. *Поняття про цифрові елементи з пам'яттю*

Загальна характеристика цифрових елементів з пам'яттю. Класифікація тригерів та умовне графічне позначення тригерів. Тригерна комірка. Тригерна система. Характеристика входів тригерної системи. Асинхронні та синхронні тригери. Способи управління тригерами. Асинхронні та синхронні RS-тригери. RS-тригери з інверсними входами. RS-тригери за схемою "M – S".

4.2. *Одноходові тригери*

D та DV-тригери. Таблиця станів та характеристичні рівняння D та DV-тригерів. T та TV тригери. Таблиця станів та характеристичні рівняння T та TV тригерів. T-тригер – як дільник частоти. Синхронний та асинхронний TV тригер. Несиметричні тригери.

4.3. *Універсальні тригери*

JK-тригер. Таблиця станів та характеристичне рівняння JK-тригера. JK-тригер в інтегральному виконанні. Організація D-тригера на базі JK-тригера. Перетворення JK-тригера до синхронного та асинхронного T-тригера. Організація синхронного та асинхронного TV-тригера за допомогою JK-тригера.

4.4. *Синтез тригерів із заданими умовами функціонування*

Формалізація умов функціонування тригера за допомогою таблиці станів тригера. Побудова графу переходів тригера. Подання умов функціонування тригера за допомогою узагальненої таблиці переходів. Отримання функцій збудження тригера з урахуванням функцій збудження базового тригера. Мінімізація функцій збудження та реалізація цих функцій у заданому функціональному базисі. Побудова функціональної схеми тригера з заданими умовами функціонування та оцінювання його характеристик.

Тема 5. Схемотехніка цифрових вузлів.



5.1. Регістри

Загальна характеристика цифрових пристроїв з пам'яттю. Регістри.

Загальна характеристика та класифікація регістрів. Принципи побудови та функціонування регістрів. Способи запису інформації у регістри в паралельному та послідовному кодах. Організація запису паралельної інформації у регістр з попереднім "обнулінням" (в однофазному коді) та без попереднього "обнуління" (в парафазному коді).

5.2. Регістри зсуву

Організація зсуву інформації вправо або вліво в регістрах. Реверсивні регістри. Регістри в інтегральному виконанні. Виконання порозрядних логічних операцій на регістрах. Способи нарощування розрядності регістрів.

5.3. Лічильники імпульсів

Двійкові лічильники. Загальна характеристика та класифікація лічильників. Принципи побудови та функціонування двійкових лічильників. Способи побудови міжрозрядних ланцюгів в лічильниках. Лічильники з послідовним переносом. Лічильники з паралельним переносом. Лічильники що додають, лічильники що віднімають.

5.4. Дільники частоти імпульсів

Лічильники із заданим коефіцієнтом рахування. Лічильники в інтегральному виконанні. Організація ділення частоти імпульсів за допомогою двійкових лічильників. Двійково-десятковий лічильник. Способи нарощування розрядності лічильників.

Тема 6. Інтегровані системи елементів.

6.1. Базовий логічний елемент транзисторно-транзисторної логіки (ТТЛ)

Параметри та характеристики інтегральних мікросхем. Маркування інтегральних мікросхем. Електрична схема та характеристика ТТЛ елемента з простим інвертором. Електрична схема та характеристика



ТТЛ елемента зі складним інвертором. Призначення елементів та принцип функціонування ТТЛ елемента зі складним інвертором. Використання елементів ТТЛ під час побудови різних схем. Схеми з трьома станами та їх використання в каналах зв'язку комп'ютерів.

6.2. Базовий логічний елемент емітерно-зв'язної та інжекційної логіки

Електрична схема, призначення елементів та принцип функціонування базового логічного елемента емітерно-зв'язної логіки. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента інжекційної логіки.

6.3. Базовий логічний елемент на основі польових транзисторів структури метал-діелектрик-провідник (МДП-транзистори)

Основні характеристики мікросхем КМДП структури. Логічні елементи КМДП. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента КМДП логіки. Порівняльна характеристика базових логічних елементів різного типу логіки.

6.4. Програмовані логічні інтегральні схеми (ПЛІС)

Загальні відомості про ПЛІС. Класифікація ПЛІС. ПЛІС типу CPLD (Complex Programmable Logic Devices). ПЛІС типу FPGA (Field Programmable Gate Array). ПЛІС типу SOC (System-on-Chip). Проектування цифрових пристроїв на ПЛІС. Мови опису.

Тема 7. Схемотехніка аналогових вузлів.

7.1. Перетворення аналогових сигналів на операційному підсилювачі

Основні параметри операційного підсилювача. Універсальні властивості операційного підсилювача. Підсилювач що інвертує та неінвертує. Підсилювач з диференціальним входом. Інвертуючий суматор. Неінвертуючий суматор. Інтегратор. Диференціатор.



Логарифмічний та антилогарифмічний (експоненціальний) підсилювач. Аналоговий компаратор.

7.2. Перетворення аналогових сигналів у цифрові

Поняття про аналого-цифрове перетворення та цифро-аналогове перетворення. Характеристики аналого-цифрового та цифро-аналогового перетворення. Похибки перетворення.

7.3. Цифро-аналогові перетворювачі

Цифро-аналоговий перетворювач із додаванням струмів, принцип побудови, функціональна схема, переваги та недоліки. Цифро-аналоговий перетворювач на основі матриці резисторів $R - 2R$, принцип побудови, структурна схема.

7.4. Аналого-цифрові перетворювачі (АЦП)

АЦП послідовного рахування. Структурна схема циклічного АЦП послідовного рахування та часові діаграми вхідної напруги компаратора АЦП послідовного рахування. Структурна схема нециклічного АЦП та порядок його роботи. Принцип функціонування, структурна схема та часові діаграми роботи АЦП порозрядного кодування. Структурна схема та принцип функціонування АЦП паралельного перетворення. АЦП з подвійним інтегруванням. Області використання аналого-цифрових перетворювачів різних типів.

Тема 8. Схемотехніка обслуговуючих елементів.

8.1. Генератори

Загальна характеристика генераторів. Генератори імпульсних сигналів. Автоколивальний мультівібратор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи автоколивального мультівібратора. Швидкодіючий автогенератор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи швидкодіючого автогенератора. Загальмований (очікуючий) мультівібратор на логічних елементах. Принцип функціонування,



призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи загальмованого мультивібратора.

8.2. Мультивібратор на операційному підсилювачі

Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи мультивібратора на операційному підсилювачі. Схеми генераторів на операційному підсилювачі із змінними коефіцієнтами передачі ланцюга від'ємного зворотного зв'язку та позитивного зворотного зв'язку. Принцип функціонування, призначення елементів схеми та часові діаграми роботи мультивібраторів на операційному підсилювачі із змінними коефіцієнтами передач ланцюгів зворотного зв'язку. Одновібратори в інтегральному виконанні.

8.3. Генератор напруги, що лінійно змінюється

Принцип формування напруги, що лінійно змінюється (пилкоподібної напруги). Параметри генераторів напруги, що лінійно змінюються. Генератор напруги, що лінійно змінюється на біполярному транзисторі. Генератор напруги, що лінійно змінюється з струмостабілізуючим транзистором. Генератор напруги що лінійно змінюється на операційному підсилювачі. Переваги та недоліки різних схем формування напруги, що лінійно змінюється.

8.4. Схеми формування та затримки імпульсних сигналів

Формування короткочасових імпульсів. Багатофункціональні елементи цифрових структур – умовне графічне зображення, принцип дії, електрична схема та часові діаграми роботи. Формування імпульсів за допомогою логічних елементів. Виділення одиночного імпульсу з послідовності імпульсів. Організація затримки імпульсних сигналів.

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів.

9.1. Джерела живлення

Класифікація, склад і основні параметри джерел вторинного електророзживлення. Структурна схема джерела вторинного



електроживлення, принцип роботи та призначення елементів. Імпульсні джерела живлення. Джерела безперебійного живлення типу "off-line", "line-interactive", "online" – переваги та недоліки.

9.2. Комбінаторні вузли

Організація виконання арифметичних операцій. Арифметико-логічний пристрій. Умовне графічне позначення, призначення входів та виходів арифметико-логічного пристрою. Функціональна залежність виходів арифметико-логічного пристрою від станів входів. Нарощування розрядності арифметико-логічного пристрою. Організація прискореного переносу у ході використання арифметико-логічного пристрою.

9.3. Таймер

Призначення та принцип функціонування інтервального таймеру. Однотактні та багатотактні таймери – структурні схеми, призначення елементів та принцип роботи. Інтегральний таймер.

9.4. Перспективи розвитку комп'ютерної схемотехніки

Перспективи підвищення швидкодії та зменшення енергії що споживається елементами комп'ютерної схемотехніки. Оптоелектронна та квантооптична комп'ютерна схемотехніка.

Змістовий модуль 2. Цифрові комп'ютери.

Тема 10. Цифрові комп'ютери.

10.1. Мікропроцесор та його архітектура

Основні поняття и характеристики архітектури мікропроцесорів.

10.2. Структура мікропроцесорної системи

Прямий доступ до пам'яті. Призначення і функції чипсету в мікропро-



цесорній системі. Принципи побудови схемного и мікропрограмного засобів управління. Схеми реалізації датчика сигналу, який належить до складу засобу управління.

10.3. *Мікропрограма для управління арифметико-логічним засобом* Особливості реалізації арифметико-логічного обладнання комп'ютера.

Тема 11. Запам'ятовувальні пристрої.

11.1. *Основні характеристики запам'ятовувальних пристроїв (ЗП)* Їх класифікація. Ієрархічна побудова запам'ятовувальних пристроїв сучасних ЕОМ, побудова ЗП заданої організації на БІС ЗП різного типу.

11.2. Питання, пов'язані з розподілом пам'яті, організацією віртуальної пам'яті на основі сторінкового розподілу, а також сегментно-сторінкова вистава пам'яті у персональній ЕОМ і методи скорочення часу адресного перетворення.

11.3. Скорочення втрат часу під час використання сегментносторінкової організації пам'яті в персональній ЕОМ.

11.4. Захист пам'яті в мультипрограмних ЕОМ.

Тема 12. Процесори.

12.1. Взаємодія основних вузлів і обладнань персонального комп'ютера під час автоматичного виконання команди. Архітектура 32-розрядного мікропроцесора

12.2. Режими адресації 16-розрядного мікропроцесора Intel-8086 і їх зв'язок з форматами команд, а також формати й особливості реалізації команд переходів.



12.3. Практичні питання, пов'язані з машинною виставою команд різних форматів і з різними режимами адресації операндів, з дизасемблюванням команд, з оцінюванням впливу структури програми на час її виконання.

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи.

13.1. Суперкомп'ютери, основні поняття та характеристики

Високопродуктивні многоядерні процесори для вбудованих додатків. Графічний процесор G80. Прийоми і технології програмування багатоядерних процесорів.

13.2. Паралельні структури обчислювальних систем

Трансп'ютерні технології й способи міжпроцесорного обміну даними. Основна ідея застосування мікропроцесорної ВР як зовнішнього обладнання персонального комп'ютера або робочої станції. Об'єднання обчислювального ресурсу багатопроцесорної системи в єдине вирішальне поле для його оптимізованого спільного використання. Класифікація способів розпаралелювання.

13.4. Паралельне оброблення стека та статичне розпаралелювання в обчислювальному полі

13.5. Розпаралелювання в обчислювальних системах на рівні виконуючих пристроїв. Апаратна підтримка мови користувача – основна концепція мультипроцесорних систем

Тема 14. Універсальні мікропроцесори.

14.1. Регістрова структура універсального мікропроцесора

14.2. Структура і особливості архітектури мікропроцесора Pentium 4. Основні напрями розвитку MMX-технології

14.3. Основні напрями розвитку архітектури універсальних мікропроцесорів. Архітектура мікропроцесора Itanium

Тема 15. Схеми підтримки МП на системних платах.



15.1. Системна архітектура POWER, особливості і характеристики ядра POWER5, однопоточковий та многопоточковий режимів його роботи

15.2. Основні концепції технології віртуалізації (POWER), розгляд фізичних і логічних розділів POWER, механізмів їх використання, огляд технології мікророзділів, компоненти POWER Hypervisor, його функції, огляд Virtual I/O сервера, архітектури VSCSI сервера й клієнта, віртуальних обладнань, а також таких технологій, як: Virtual LAN, Virtual Ethernet і Shared Ethernet Adapter

15.3. Технології IBM Capacity on Demand, розгляд програм Reserve Capacity on Demand, On/Off Capacity on Demand, Trial Capacity on Demand, а також механізмів рішення з відновлення після катастрофи pSeries Capacity BackUp

Тема 16. Структури мікропроцесорних систем.

16.1. Компоненти і функції архітектури HACMP

Фізичні та логічні компоненти HACMP. Компоненти топології кластера. Компоненти високої надійності в AIX. Основні функції HACMP. Типові конфігурації кластерів.

16.2. Дискова і мережева підсистеми архітектури HACMP

Часткове і розділяємо дискове пространство. Діагностування збоїв.

16.3. Архітектура ОС AIX, файлова й інші підсистеми

Програмне забезпечення ОС AIX. Оптимізація й зменшення витрат на ІТ-Ресурси підприємства за рахунок розв'язань на базі pSeries/AIX.

Тема 17. RISC-процесори.

17.1. Мікропроцесори с RISC-архітектурою. Конвеєрний принцип оброблення інформації.

17.2. Многопроцесорні та многомашині обчислювальні системи.

Система, яка побудована за технологією NUMA. Системи обчислень з масовим паралелізмом (MPP). Трансп'ютери.



17.3. Процесори цифрового оброблення сигналів. Сигнальні мікропроцесори. Універсальні мікропроцесори з EPIC-архітектурою.

4. Структура навчальної дисципліни

Назви змістових модулів і тем	Кількість годин									
	денна форма					заочна форма				
	всього	у тому числі				всього	у тому числі			
		лекції	лаборат.	Практич.	С. р.с.		лекції	лаборат.	Індивід.	с. р.с.
1	2	3	4	5	6	7	8	9	10	11
Модуль 1										
Змістовий модуль 1. Комп'ютерна схемотехніка.										
Тема 1. Форми зображення інформації.	7	2			5	11	2	2		7
Тема 2. Логічні основи побудови елементів.	8	1	2		5	8		1		7
Тема 3. Схемотехніка комбінаційних	9	2	2		5	9		1		8

вузлів.										
Тема 4 Схемотехніка цифрових елементів.	9	2	2		5	9		1		8
Тема 5. Схемотехніка цифрових вузлів.	10	2	2		6	9		1		8
Тема 6. Інтегровані системи елементів.	9	1	2		6	8				8
Тема 7. Схемотехніка аналогових вузлів.	10	2	2		6	8				8
Тема 8. Схемотехніка обслуговуючих елементів.	9	1	2		6	8				8
Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів.	7	1			6	8				8
Разом за змістовим модулем 1	78	14	14	0	50	78	2	6		70
Змістовий модуль 2. Цифрові комп'ютери.										
Тема 10. Цифрові комп'ютери.	8	2			6	10	2			8
Тема 11. Запам'ятовувальні пристрої.	12	2	4		6	10		2		8
Тема 12 Процесори.	12	2	4		6	10		2		8
Тема 13. Суперкомп'ютери. Паралельні обчислювальні	7	1			6	8				8

системи.										
Тема 14. Універсальні мікропроцесори.	12	2	4		6	8		2		8
Тема 15. Схеми підтримки МП на системних платах.	7	1			6	8				8
Тема 16. Структури мікропроцесорних систем.	7	1			6	9				8
Тема 17. RISC-процесори.	7	1			6	9				8
Разом за змістовим модулем 2	72	12	12	0	48	72	2	6		64
Усього годин	150	26	26	0	98	150	4	12	0	134
Разом	150	26	26	0	98	150	4	12	0	134

5. Теми лабораторних занять

№ з/п	Назва теми	Кількість годин	
		денна форма	заочна форма
1	ЛР №1. Логічні основи побудови елементів.	2	2
2	ЛР №2. Схемотехніка комбінаційних вузлів.	2	1
3	ЛР № 3. Схемотехніка цифрових елементів.	2	1
4	ЛР № 4. Схемотехніка цифрових вузлів.	2	1
5	ЛР № 5. Інтегровані системи елементів.	2	1
6	ЛР № 6. Схемотехніка аналогових вузлів.	2	
7	ЛР № 7. Схемотехніка обслуговуючих елементів.	2	

8	ЛР № 8. Запам'ятовувальні пристрої.	4	2
9	ЛР № 9. Процесори	4	2
10	ЛР № 10. Універсальні мікропроцесори.	4	2
	Разом	26	12

6. Самостійна робота

За навчальним планом на самостійну роботу відводиться 98 годин для студентів денної форми навчання та 134 години для студентів заочної форми навчання.

Самостійна робота студента включає наступні види робіт:

- самостійне опрацювання лекційного матеріалу з кожної теми;
- підготовка до виконання лабораторних робіт;
- обробка результатів досліджень, оформлення звітів, підготовка та захист лабораторних робіт;
- підготовка до модульних контрольних робіт (тестування);
- підготовка до підсумкового контролю.

6.1 Завдання для самостійної роботи

№ з/п	Назва теми	Кількість годин	
		денна форма	заочна форма
1	Тема 1. Форми зображення інформації.	5	7
2	Тема 2. Логічні основи побудови елементів.	5	7
3	Тема 3. Схемотехніка комбінаційних вузлів.	5	8
4	Тема 4. Схемотехніка цифрових елементів.	5	8
5	Тема 5. Схемотехніка цифрових вузлів.	6	8
6	Тема 6. Інтегровані системи елементів.	6	8
7	Тема 7. Схемотехніка аналогових вузлів.	6	8
8	Тема 8. Схемотехніка обслуговуючих елементів.	6	8

9	Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів.	6	8
10	Тема 10. Цифрові комп'ютери.	6	8
11	Тема 11. Запам'ятовувальні пристрої.	6	8
12	Тема 12. Процесори.	6	8
13	Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи.	6	8
14	Тема 14. Універсальні мікропроцесори.	6	8
15	Тема 15. Схеми підтримки МП на системних платах.	6	8
16	Тема 16. Структури мікропроцесорних систем.	6	8
17	Тема 17. RISC-процесори.	6	5
	Разом	98	134

8. Методи навчання

Лекційні заняття проводяться з використанням мультимедійного проектора та графічних демонстрацій моделей, схем окремих пристроїв та програмного забезпечення. Завдання лабораторних робіт передбачають, в тому числі, виконання завдань учбово-дослідного характеру з частково невизначеними умовами.

9. Методи контролю

Для поточного контролю знань студентів з навчальної дисципліни використовуються такі методи:

- на лекційних заняттях проводиться контроль присутності студентів та контроль якості конспектів лекцій;
- на лабораторних заняттях проводиться контроль готовності до заняття шляхом тестового експрес-опитування, а також шляхом захисту звітів з лабораторної роботи у вигляді співбесіди;
- контроль самостійної роботи проводиться у вигляді співбесіди на задану тему;
- оцінка модульних контрольних робіт (тестування);

Усі форми контролю включено до 100-бальної шкали оцінювання.



Національний університет

водного господарства

та природокористування

Оцінювання результатів поточної роботи (завдань, що виконуються на лабораторних заняттях, результати самостійної роботи студентів) проводиться за такими критеріями:

Лабораторні роботи (у % від кількості балів, виділених на завдання із заокругленням до цілого числа):

0% – завдання не виконано;

40% – завдання виконано частково та містить суттєві помилки методичного або розрахункового характеру;

60% – завдання виконано повністю, але містить суттєві помилки у розрахунках або в методиці;

80% – завдання виконано повністю і вчасно, проте містить окремі несуттєві недоліки (розмірності, висновки, оформлення тощо);

100% – завдання виконано правильно, вчасно і без зауважень.



Національний університет
водного господарства
та природокористування



10. Розподіл балів, що отримують студенти

Поточне тестування та самостійна робота													Підсумковий тест (іспит)	Сума
Змістовий модуль 1								Змістовий модуль 2					40	100
T ₁	T ₂	T ₃	T ₄	T ₅	T ₆	T ₇	T ₈	T ₁₀	T ₁₁	T ₁₂	T ₁₃	T ₁₄		
3	3	3	3	3	3	3	3	4	4	4	4	4		
T ₉								T ₁₅	T ₁₆	T ₁₇				
4								4	4	4				

T₁, T₂ ... T₁₇ – теми змістових модулів.

Шкала оцінювання

Сума балів за всі види навчальної діяльності	Оцінка за національною шкалою	
	для екзамену, курсового проекту (роботи)	для заліку
90-100	відмінно	зараховано
82-89	добре	
74-81		
64-73	задовільно	
60-63		
35-59	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0-34	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни



11. Методичне забезпечення

1. Методичні вказівки до виконання лабораторних робіт з навчальної дисципліни "Комп'ютерна схемотехніка. Частина 1. Схемотехніка комбінаційних пристроїв" студентами галузі знань 12 "Інформаційні технології" денної та заочної форм навчання /Круліковський Б.Б. - Рівне: НУВГП. 2017. - 37 с. Електронний ресурс. Режим доступу <http://ep3.nuwm.edu.ua/id/eprint/7326/>

2. Методичні вказівки до виконання лабораторних робіт з навчальної дисципліни "Комп'ютерна схемотехніка. Частина 2. Схемотехніка послідовнісних пристроїв" студентами галузі знань 12 "Інформаційні технології" денної та заочної форм навчання /Круліковський Б.Б. - Рівне: НУВГП. 2017. - 25 с. Електронний ресурс. Режим доступу <http://ep3.nuwm.edu.ua/id/eprint/7329>

3. Коваленко А. Є. Комп'ютерна схемотехніка і архітектура комп'ютерів. Підготовка та оформлення курсових робіт [Електронне видання] : навчально-методичний посібник для студентів, які навчаються за спеціальністю «Комп'ютерні науки та інформаційні технології» / А. Є. Коваленко ; НТУУ «КПІ». – Електронні текстові дані (1 файл: 84,1Мбайт). – Київ: НТУУ «КПІ», 2016. – 472 с.. <http://ela.kpi.ua/handle/123456789/16577>

12. Рекомендована література

Базова

1. Алексенко, А.Г. Микросхемотехника. [Текст]: учебное пособие для ВУЗов. / А.Г.Алексенко, И.И. Шагурин. – М.: «Радио и связь». 1990. – 210 с. .
2. Байджелоу С. Железо ПК. Хитрости [Текст]: учебное пособие / С. Байджелоу. – СПб.: Питер, 2006. – 416 с.
3. Єремєєв, В.С. Схемотехніка ЕОМ [Текст]: навч. Посібник / В.С.Єремєєв, А.Я.Чураков, М.Н. Солов'єва. – Мелітополь: Издательство «Люкс»: 2007. – 208 с.
4. Колисниченко, О.В. Аппаратные средства РС. [Текст]: учебное пособие / О.В. Колисниченко, И.В. Шишигин. - СПб.:ПХВ. – Петербург, 2001. – 1024 с.



5. Матвієнко, М.П. Комп'ютерна логіка [Текст]: учебное пособие / М.П. Матвієнко. – К.: Видавництво Ліра-К, 2012. – 288 с.
6. Матвієнко, М.П. Архітектура комп'ютерів [Текст]: навч. посібник / М.П. Матвієнко, В.П. Розен, О.М. Закладний. – К.: Видавництво Ліра-К, 2013. – 264 с.
7. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, С. П. Євсєєв, К. В. Садовий. – Харків : Вид. ХНЕУ, 2011. – 300 с.
8. Євсєєв С. П. Архітектура мікропроцесорів та компонентів ЕОМ / С. П. Євсєєв, О. А. Смірнов, О. Г. Король та ін. // Кіровоград: Вид. Лисенко В. Ф. – 2015. – 550 с.
9. Бабич М. П. Компьютерная схемотехника: учеб. пособ. / М. П. Бабич. – МК-Пресс, 2004. – 412с.
10. Карлашук В. М. Электронная лаборатория на IBM PC. Лабораторный практикум на базе Electronics Workbench и Matlab"Солон – Р", 2004. – 732с.
11. Мікропроцесорна техніка : підручник / Ю. І. Якименко, Т. О. Терещенко та ін. / за ред. Т. О. Терещенко. – К. : Вид. "Політехнік", 2003. – 440 с.
12. Хорошекий В. Г. Архитектура вычислительных систем: учеб. пособ. – 2-е изд. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2008. – 520с.

Допоміжна

1. Бойко, В.И. Схемотехніка електронних систем. Мікропроцесори та мікроконтролери. [Текст]: Підручник / В.И. Бойко, А.М. Гуржій, В.Я Жуйков. – К.: Вища школа, 2004. Основи схемотехніки електронних схем / Бойко В.І., Жуйко В.Я. та інші. Підручник. – К.: Вища школа, 2004. – 526 с.
2. Каган, Б.М. Электронные вычислительные машины и системы [Текст]: учебное пособие \ Б.М. Кагін. – М.: Энергоатомиздат, 1985. – 552 с.
3. Мельник, О. А. Архітектура комп'ютера [Текст]: підручник / О. А. Мельник // Наукове видання. - Луцк, 2СХЖ. – 210 с.

4. Пахомов, С.О. Железо 2006. КоспьютерПресс рекомендует [Текст]: учебное пособие / С.О Пахомов, С.В.Асмаков. – СПб.: Питер, 2006. – 397 с.
5. Кори Сандлер. Ремонт персонального компьютера, 7-е издание. : Пер. с англ./ Кори Сандлер. – М.: Издательский дом «Вильямс», 2004. – 656 с.
6. Чураков, А.Я. Архітектура ЕОМ [Текст]: посібник/ А.Я. Чураков, С.В. Шаров, О.В. Строкань. – Мелітополь: РВЦ МДПУ, 2012. – 195 с.
7. Угрюмов, Е.П. Цифровая схемотехника. [Текст]: учебное пособие – СПб.: БХВ Петербург, 2001. – 180 с.

13. Інформаційні ресурси

1. Національна бібліотека України імені В.І. Вернацького [Електронний ресурс] – Режим доступу: http://www.irbis-nbuv.gov.ua/cgi-bin/irbis64r_81/
2. Цифрова бібліотка факультету електроніки НТТУ «КПІ» / [Електронний ресурс] – Режим доступу: <http://fel.kpi.ua/>
3. Електронний науковий архів НУ «Львівська політехніка» / [Електронний ресурс] – Режим доступу: <http://ena.lp.edu.ua>



Національний університет
водного господарства
та природокористування



Національний університет
водного господарства
та природокористування



Національний університет
водного господарства
та природокористування



Національний університет
водного господарства
та природокористування